

总线主站通信接口芯片 TC100B 数据手册

文件编号：_____

保密等级：_____公开_____

版本编号：_____V1.10_____

青岛鼎信通讯股份有限公司

2014-12-10 发布

目 录

1	概述.....	1
2	功能特点.....	1
3	原理框图.....	1
4	引脚定义.....	2
4.1	芯片引脚图.....	2
4.2	引脚说明.....	2
5	功能描述.....	3
5.1	供电电源.....	3
5.2	过流保护功能.....	3
5.3	接收发送控制.....	3
5.4	数据收发.....	3
6	电气参数.....	4
6.1	额定直流电气参数.....	4
6.2	交流电气指标.....	5
6.3	电气特性图.....	5
6.4	ESD 特性.....	6
7	封装尺寸.....	7
8	参考电路.....	8
8.1	典型应用电路.....	8
8.2	关键器件选型.....	9

1 概述

TC-BUS-PDC 总线是一种可供电、无极性、两线制通信机制，具有通讯设备容量大，通讯速率高，设计简单，布线方便，抗干扰能力强等特点。采用《可供电分布式控制协议 TC-BUS-PDC》，可保证在 252 个设备组网情况下，任一设备事件上报时间小于 100mS，多点设备同时上报逐一提取，不会产生网络冲突。TC-BUS-PDC 总线特别适用于三表集抄、智能家居控制、消防报警及联动控制、楼宇自动化控制等系统。

TC-BUS-PDC 总线采用主从方式通讯，TC100B 芯片实现主站的通讯接口功能，TC001B 芯片实现从站的通讯接口功能。

2 功能特点

静态功耗典型值小于 1mA；

工作电压范围宽：12V~36V；

自带内部稳压输出：+5V，10mA；

下行发码满幅电压调制，上行收码电流环解调，抗干扰能力强；

最多可挂接 252 个节点设备；

通讯距离 1200m，上行通讯速率可达 19200bps，下行通讯速率可达 9600bps；

采用半双工通讯；

小体积 QFN-16 封装；

可隔离设计保证电磁兼容特性；

功率器件外置，芯片不易损坏；

工作温度：-40℃~+85℃。

3 原理框图

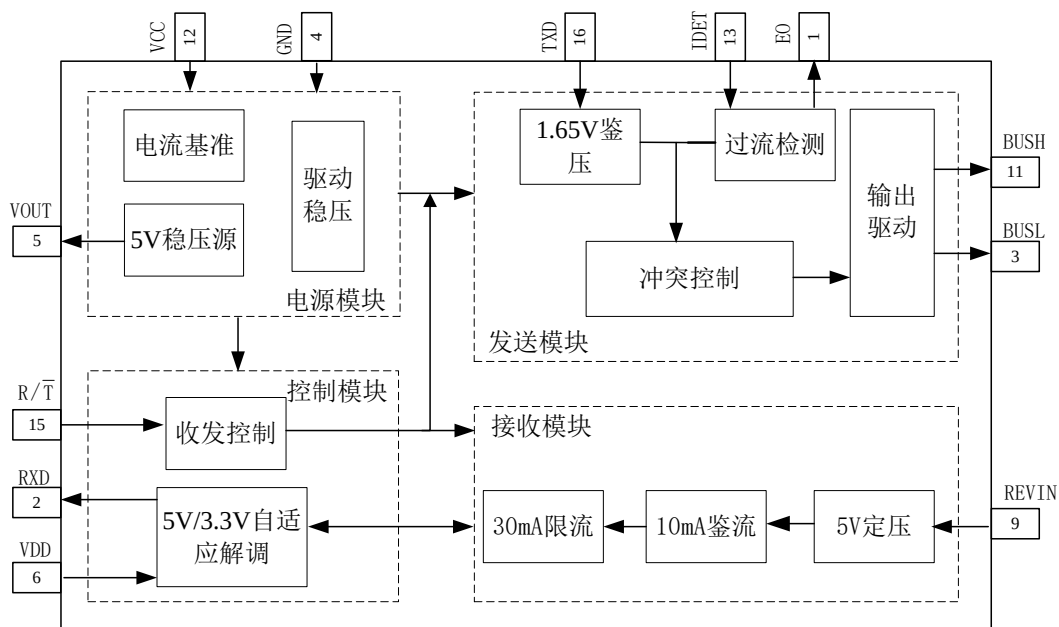


图 1 TC100B 原理框图

4 引脚定义

4.1 芯片引脚图

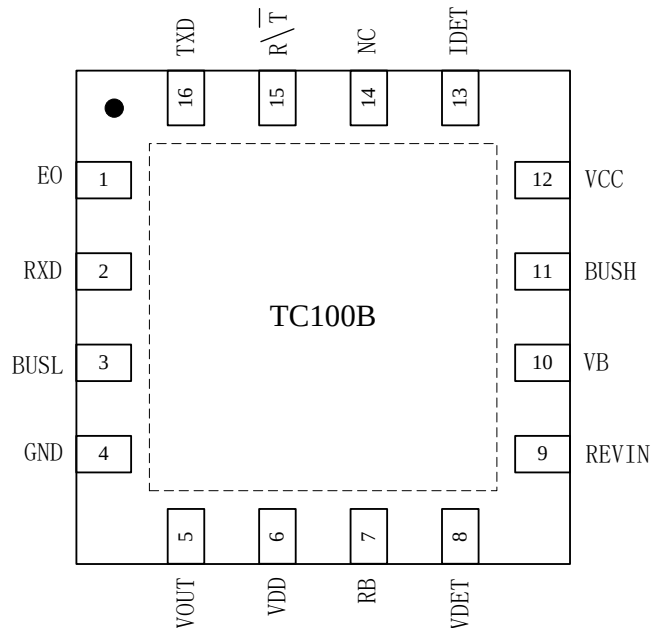


图 2 TC100B 芯片引脚图

4.2 引脚说明

引脚号	引脚名称	功能	备注
1	EO	总线过流检测输出。常态输出 5V 或 3.3V，过流输出 0V	输出
2	RXD	解调总线信号至串口信号的输出接口，与主站单片机 RXD 对接	输出
3	BUSL	发送态时总线低电平驱动输出	输出
4	GND	芯片地	
5	VOUT	5V，10mA 电源输出	输出
6	VDD	RXD 与 EO 逻辑输出的电源。输入 5V 或 3.3V ^注	输入
7	RB	对地串接±1%的 120K 偏置电阻	
8	VDET	接收态时，总线过压监测	输入
9	REVIN	接收态时总线信号接入口	输入
10	VB	偏置电压，外接 10uF 电容	输出
11	BUSH	发送态时总线高电平驱动输出	输出
12	VCC	芯片电源输入，+12V~+36V	输入
13	IDET	总线电流过流检测	输入
14	NC	未用，悬空	
15	R/T	接收发送控制脚，高电平为接收态，低电平为发送态	输入
16	TXD	调制串口信号至总线数据的输入接口，与主站单片机 TXD 对接	输入

注：当输入+5V/+3.3V 时，RXD 和 EO 输出的高电平为+5V/+3.3V，低电平为 0V。

5 功能描述

5.1 供电电源

根据通讯距离及供电功率确定供电电源，供电电压 VCC 应在+12V~+36V 之间，电压波动在 5% 之内。

芯片内置+5V 稳压电源输出 VOUT，可作为隔离输出的光耦电源，持续输出电流不能大于 10mA。

5.2 过流保护功能

当总线上有过流现象时，IDET 脚通过外置的采样电阻检测到大电流，TC100B 会通过硬件进行电源保护（PWM 输出，同开关电源保护原理），同时 EO 脚输出低电平，作为过流故障输出的指示。当过流现象消失后，TC100B 会自行恢复正常工作。

5.3 接收发送控制

当 $R/\bar{T}$ 引脚低电平时，芯片处于发送状态，收发控制电路打开发送调制电路、输出驱动电路，同时关闭接收解调电路。**系统空闲时应将该管脚置于发送状态，并且 TXD 发送高电平使总线保持供电状态。**

当 $R/\bar{T}$ 引脚高电平时，芯片处于接收状态，收发控制电路打开接收解调电路，同时关闭发送调制电路及输出驱动电路。

当发送态 $R/\bar{T}=0$ 转接收态 $R/\bar{T}=1$ 时，VDET 检测总线电压，并使总线电压迅速稳定在 5V，进入稳定的接收态。

5.4 数据收发

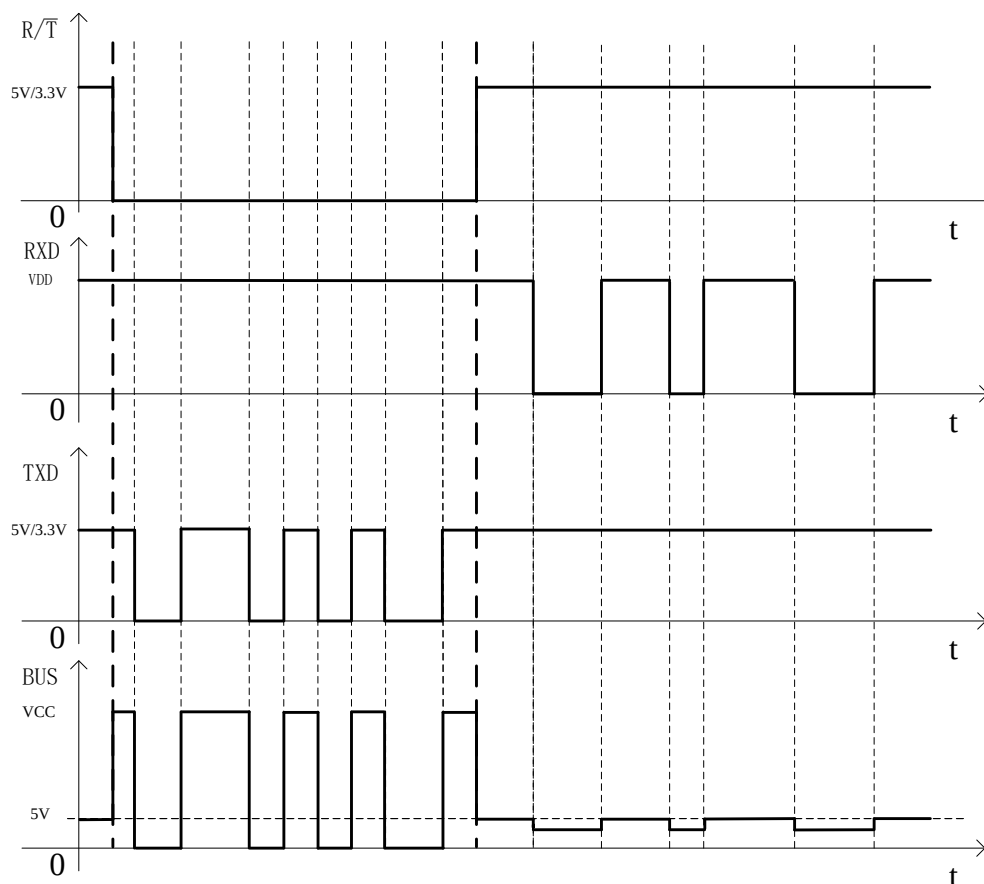


图3 TC100B 发送接收逻辑

处于发送状态 $R/\bar{T}=0$ 时，TXD 引脚的输入信号经过调制后，送入内部驱动电路，由 BUSH、BUSL 引脚驱动外部的 MOS 管发送总线信号 BUS。

处于接收状态 $R/\bar{T}=1$ 时,把 REVIN 引脚接收到的 BUS 信号经过接收解调电路将信号解调,由 RXD 引脚输出。

6 电气参数

6.1 额定直流电气参数

管脚	符号	参数	条件	最小值	典型值	最大值	单位	备注	
1-EO	Veo	总线过流故障输出	过流	—	0	—	V		
			正常	—	VDD	—			
2-RXD	Vrh	接收数据输出高电平	I _{LOAD} =0mA	VDD	—	—	V		
			I _{LOAD} =10mA	VDD-1	—	—			
	Vrl	接收数据输出低电平	I _{LOAD} =0mA	—	0	—	V		
			I _{LOAD} =10mA	—	—	1			
3-BUSL	Vbusl	发送低电平驱动电压	发送低电平	—	5	—	V		
			发送高电平	—	0	—			
5-VOUT	V _{OUT}	稳压源输出电压		4.75	5	5.25	V		
	I _{OUT}	稳压源输出电流		—	10	—	mA		
6-VDD	Vdd	解调输入电压		—	(5/3.3) ^注	7	V	输入	
9-REVIN	Irh	接收态时提	接收高电平状态	0	—	8	mA	10mA 鉴别	
	Irl	供信号电流	接收低电平状态	12	—	30			
11-BUSH	Vbush	发送高电平驱动电压	发送高电平	—	VCC-4.8	—	V		
			发送低电平	—	VCC	—			
12-VCC	V _{IN}	供电电压 VCC		12	24	36	V		
	I _T	静态电流		—	—	1	mA		
13-IDET	V _{IDET}	过流检测电压		—	—	VCC-90	mV		
15- R/ $\bar{T}$	Vrth	收发控制高电平		2.15	—	5.25	V	1.65V 鉴别	
	Vrtr	收发控制低电平		0	—	1.15			
16-TXD	Vth	发送高电平		2.15	—	5.25	V		
	Vtl	发送低电平		0	—	1.15			

注：单片机电源为 5V 系统，选择 VDD=5V；单片机电源为 3.3V 系统，选择 VDD=3.3V。

6.2 交流电气指标

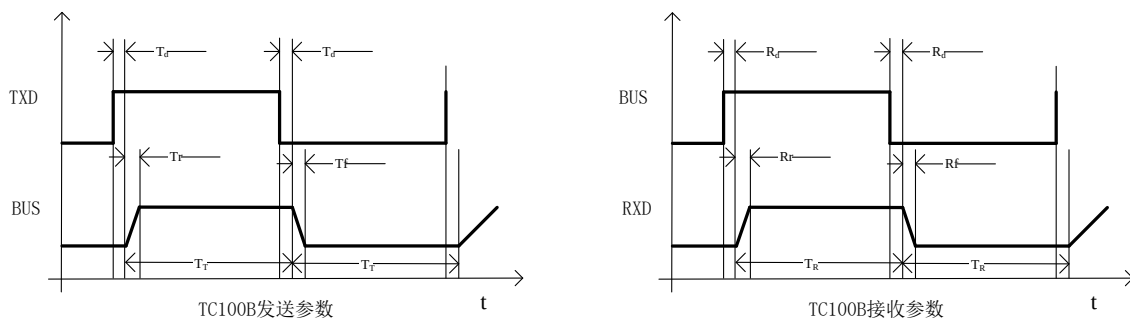


图4 交流电气参数

序号	参数	符号	测试条件	最小值	典型值	最大值	单位	备注
1	发送一位时间	T_T	9.6Kbps, $V_{CC}=24V$, 发送 参数	—	104	—	μs	总线
2	发送一位延迟调制时间	T_d		—	10	—	μs	
3	发送总线上升沿时间	T_r		—	200	—	nS	
4	发送总线下降沿时间	T_f		—	200	—	nS	
5	接收一位时间	T_R	19.2Kbps, $V_{CC}=24V$, 接收 参数	—	52	—	μs	RXD
6	接收一位延迟解调时间	R_d		—	15	—	μs	
7	接收 RXD 上升沿时间	R_r		—	400	—	nS	
8	接收 RXD 下降沿时间	R_f		—	2	—	μs	

注：上述电气参数均在 3.3V 单片机系统，25℃下测得。

6.3 电气特性图

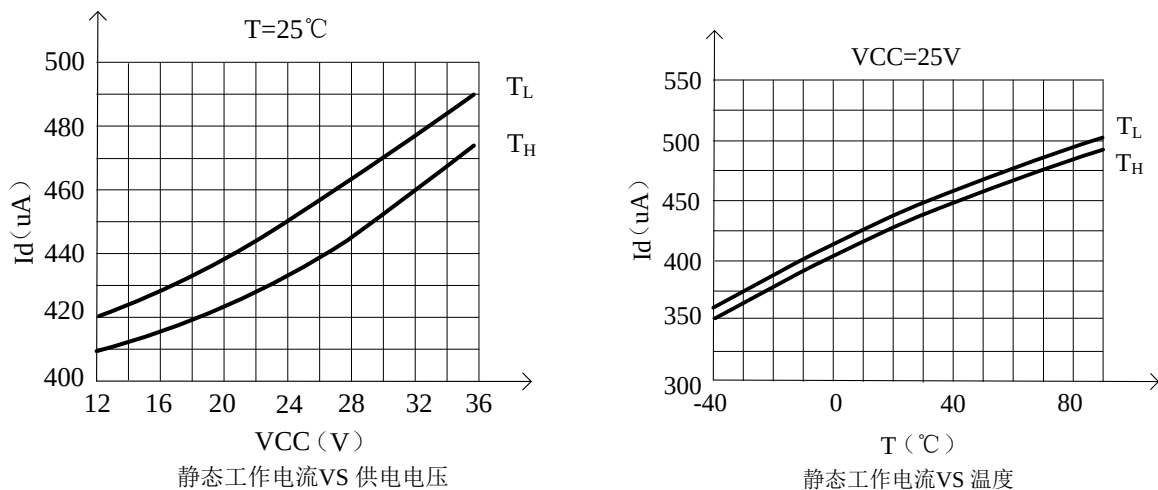


图5 静态工作电流特性图

注：空载条件下测得， T_L 发送低电平， T_H 发送高电平。

6.4 ESD 特性

序号	参数	符号	最小值	典型值	最大值	备注
1	人体模式(HBM)	VHBM	±2000V	—	—	—
2	机器模式(MM)	VMM	±200V	—	—	—
3	TA = 85°C时的闭锁电流	ILAT	±150mA	—	—	—

注：除非另有说明，数值均为 25°C 下测得。

7 封装尺寸

TC100B采用QFN16L(0404X0.75-0.65) (B) 封装, 如下:

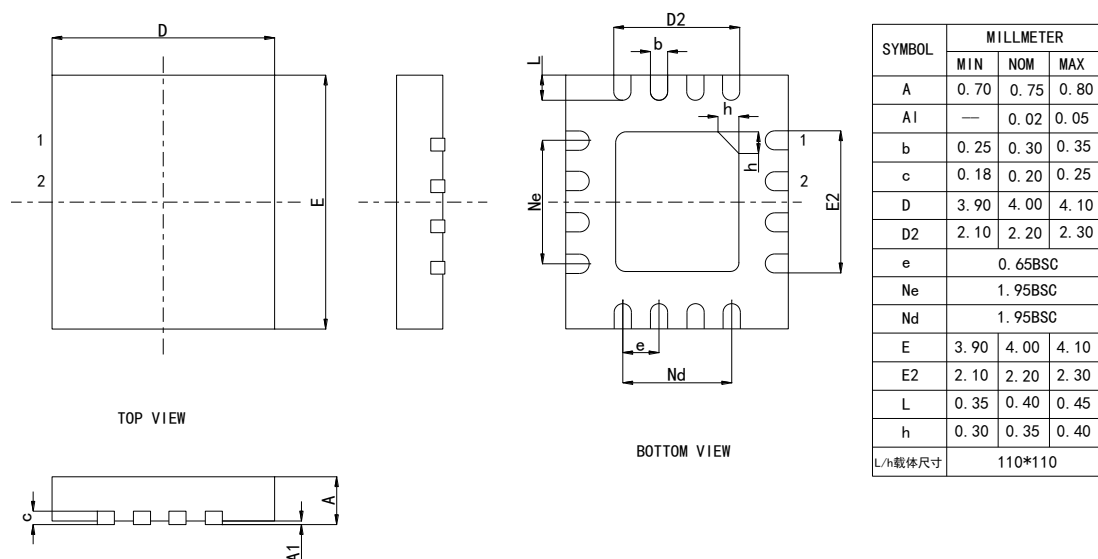


图 6 TC100B 芯片封装图

8 参考电路

8.1 典型应用电路

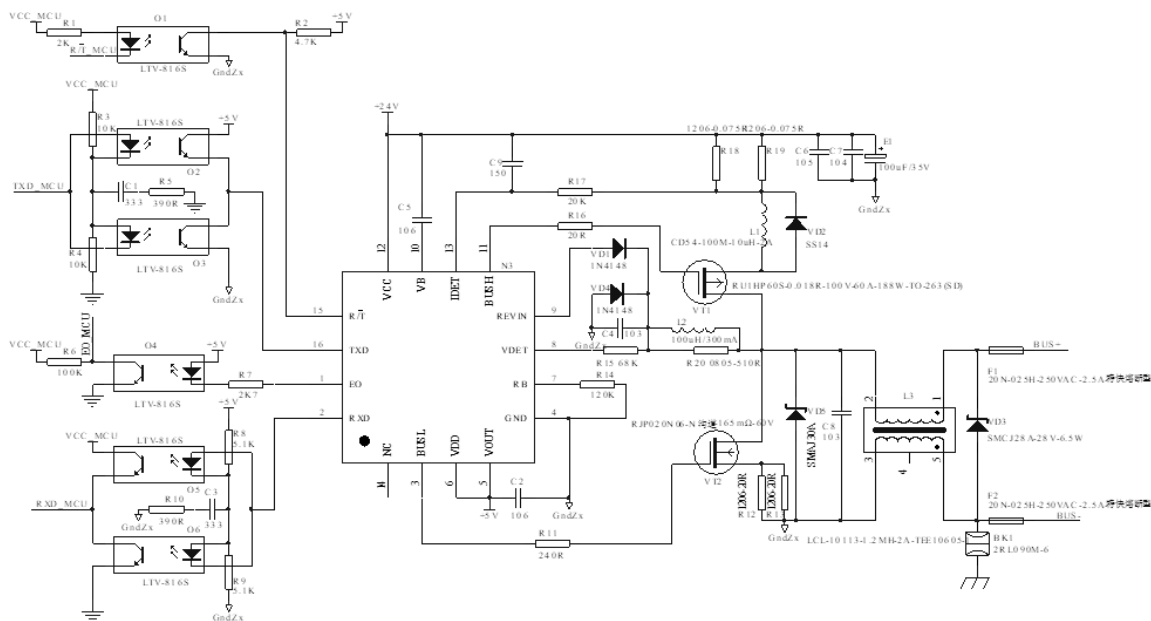


图 7 TC100B 典型应用电路

总线信号接收电路由 REVIN 引脚输入，解调后由 RXD 引脚输出 TTL 信号经过光耦隔离电路给主站 MCU。

总线发送电路完成异步信号发送功能，MCU 的 TTL 信号经过光耦隔离电路后由 TXD 引脚输入芯片，在总线上形成调制信号。当 TXD 发送高电平时，由 BUSH 驱动 VT1 在总线上输出高电平；当 TXD 发送低电平时，由 BUSL 驱动 VT2 在总线上输出低电平。电阻 R11 和 R16 主要是用来防护当总线上电平跳变时通过 MOS 管的极间电容耦合到驱动脚损伤 TC100B。

当通信速率达到 9.6Kbps 以上时，普通单光耦电路由于响应时间和功耗的限制难以满足需求，高速光耦成本比较高，为节省成本，TXD 和 RXD 的光耦隔离电路均采用双光耦组成，在电平的跳变沿时利用电容 C1、C3 的充放电作用能够迅速的响应，该电路能够实现低功耗和高速的统一。

若 TC100B 和 MCU 没有隔离，由于在总线过流时检测脚 EO 的输出频率高不易于检测，推荐 EO 外接下面的整流滤波电路，MCU 检测 BUS_ERR 点电压，检测超过一定时间的低电平后，即可认为是总线过流，然后通过切断总线的供电（TC100B 发送态，TXD=0）即可完成电路自身的防护。

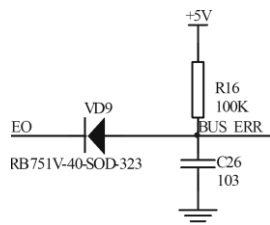


图 8 EO 整流滤波电路

电阻 R12 和 R13 的作用主要有两个：正常情况下是在 TC100B 由高电平转为发送低电平时，给总线的极间电容提供泄放的回路；异常情况下是在总线上的负载设备由于整流桥和防倒灌的二极管短路损坏的情况下，为总线下拉时倒灌的大电流提供限流。此处异常情况下，下拉低电平期间，限流电阻 R12、R13 和 VT2 上会有持续的电流，布板时需考虑大面积散热。

RB 串接 120K 偏置电阻供内部电流源使用，要求电阻精度 $\pm 1\%$ 。

VD2 给电感 L1 续流，防止由于电感的感应电动势的存在导致在限流保护时无法关闭 VT1。

VD4 和 R20 主要用来防护当外部的直流电源（例如 24V 直流电源）从总线反向接入时损坏芯片。

总线端口的保护器件 BK1 是用来防护浪涌时的共模干扰，若产品本身没有接大地，该器件可以不用焊接。

总线入口的保险丝 F1、F2 是用来防护总线误接 AC220V 电源，当不考虑此情况时，F1、F2 不用焊接。

8.2 关键器件选型

电感 L1 主要是用来防护当总线接大的容性负载时上电时产生的大电流对 VT1 的损伤。R18~R19 为总线过流采样电阻。具体选择如下：

假设负载工作电流为 I_{LOAD} 和 TC100B 芯片过流保护采样电压的典型值为 U_p ，那么芯片合适的过流保护启动值 I_p ： $I_p = (1.25 \sim 1.5) I_{LOAD}$ ， $I_p R = U_p$ ，那么 R 的取值范围： $U_p / (1.5 I_{LOAD}) < R < U_p / (1.25 I_{LOAD})$ 。

典型应用电路中，芯片的过流采样电压为 90mV，采样电阻 150m Ω /4 对应驱动负载平均电流约为 1.8A，过流保护启动值为 2.4A，此配置可满足绝大多数场合。

如需更大的总线驱动电流，只需要根据驱动电流值，选择更大功率的 MOS 管 VT1，同时选择合适的总线过流采样电阻和缓冲电感值。

常用典型选型配置如下：

负载最大值 (A)	采样电阻 (m Ω)	缓冲电感 (uH)	过流保护的启动值 (A)
1	72	6.8	1.25
2	36	12	2.5
3	24	22	3.75

VD2 的选择主要是由负载的平均电流确定，例如 1.8A 的负载电流可以选择选择 2A 左右的二极管。

TC100B 上电瞬间，会给挂接在总线上的负载充电，会有很大的充电电流，因此在布板时，VT1 需考虑大面积散热。

布线时需要注意电源的输入要先过滤波电容，再进入芯片的电源管脚，防止高频干扰对电源的影响，总线输出侧的地要单点接入电容（C6、C7、E1）后再引入线路板。

版本历史

版本编号/ 修改状态	拟制人/修改人	拟制/修改日期	备注
V1.0	杨永亮	2012-09	
V1.1	葛松林	2013-06	
V1.2	葛松林	2013-09	
V1.3	葛松林	2013-12	VD5 的添加，防止过流时无法关闭 VT1
V1.4	葛松林	2014-02	R12、R13 阻值的更改，VD3、VD4、VT2 型号更改 芯片型号的修改，总线入口高压瓷片电容去除、公司总线名称的修改。
V1.5	葛松林	2014-08	去掉对电源的 SS18，由于 SS18 的漏电流，引起接收态总线电压高 BUSL 动作。
V1.6	葛松林	2014-10	总线输出端口的防护器件的进一步确认
V1.7	葛松林	2014-12	增加总线端口反向外接直流电源时对芯片的保护；增加总线端口外接 AC 220V 电源的防护；PMOS 型号更换，降低成本
V1.8	葛松林	2015-09	增加非隔离电路的过流检测推荐电路；总线 VDET 脚结合传导骚扰实验问题，修改原来电路的硬件 BUG；增加电源芯片管脚的滤波电容和布线时的注意事项。
V1.9	葛松林	2015-12	结合电磁兼容实验修改为外围接口电路，同时一些元器件参数的优化设计。
V1.10	葛松林	2016-11	R12、R13 由 51Ω 电阻更改为 2 个 20Ω 解决线间容性太大时，总线发码时高变低时间太长，导致无法正常通讯。